

RO/KR 06.10.2004

KR04/2507



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

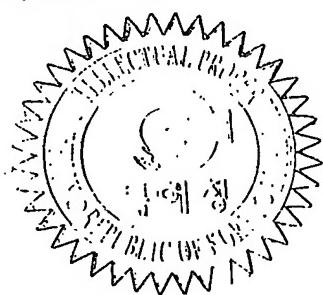
출원번호 : 10-2003-0068283
Application Number

출원년월일 : 2003년 10월 01일
Date of Application OCT 01, 2003

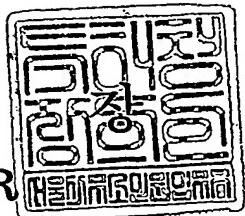
출원인 : 주식회사 네페스
Applicant(s) Nepes CO., LTD.

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(A) OR (B)

2004년 09월 30일



특허청
COMMISSIONER



020030068283

【서지사항】	
【서류명】	서지사항 보정서
【수신처】	특허청장
【제출일자】	2004.05.21
【제출인】	
【명칭】	주식회사 네페스
【출원인코드】	1-1998-112137-3
【사건과의 관계】	출원인
【대리인】	
【성명】	박장원
【대리인코드】	9-1998-000202-3
【포괄위임등록번호】	2004-017980-3
【사건의 표시】	
【출원번호】	10-2003-0068283
【출원일자】	2003.10.01
【심사청구일자】	2003.10.01
【발명의 명칭】	반도체 촬상소자의 패키지 구조 및 그 제조방법
【제출원인】	
【접수번호】	1-1-2003-0367798-52
【접수일자】	2003.10.01
【보정할 서류】	특허출원서
【보정할 사항】	
【보정대상항목】	발명자
【보정방법】	정정
【보정내용】	
【발명자】	
【성명의 국문표기】	김종현
【성명의 영문표기】	KIM, Jong Heon
【주민등록번호】	670610-1144116
【우편번호】	361-739
【주소】	충청북도 청주시 흥덕구 가경동 대원아파트 101동 1107호
【국적】	KR

020030068283

【발명자】

【성명의 국문표기】

송치중

【성명의 영문표기】

SONG, Chi Jung

【주민등록번호】

660824-1448823

【우편번호】

302-280

【주소】

대전광역시 서구 월평동 무궁화아파트 103동 307호

【국적】

KR

【취지】

특허법시행규칙 제13조·실용신안법시행규칙 제8조의 규정에의하여 위와 같이 제출합니다. 대리인
박장원 (인)

【수수료】

【보정료】

원

【기타 수수료】

0 원

【합계】

0 원

20030068283

【서지사항】

【서류명】

출원인 변경 신고서

【수신처】

특허청장

【제출일자】

2004.05.20

【구명의인(양도인)】

주식회사 씨큐브디지탈

【명칭】

1-1998-708200-5

【출원인코드】

출원인

【사건과의 관계】

【신명의인(양수인)】

주식회사 네페스

【명칭】

1-1998-112137-3

【출원인코드】

【대리인】

박장원

【성명】

9-1998-000202-3

【대리인코드】

2004-017980-3

【포괄위임등록번호】

【사건의 표시】

【출원번호】

10-2003-0068283

【출원일자】

2003.10.01

【심사청구일자】

2003.10.01 반도체 활상소자의 패키지 구조 및 그 제조방법

【발명의 명칭】

회사합병

【변경원인】

특허법 제38조제4항·실용신안법 제20조·의장법 제24조 및 상표법 제12조 제1항의 규정에 의하여 위와 같이 신고합니다. 대리인

박장원 (인)

【취지】

6,500 원

【수수료】

1. 법인 등기부등본_1통

【첨부서류】

【서지사항】

【서류명】	특허출원서		
【권리구분】	특허		
【수신처】	특허청장		
【참조번호】	0001		
【제출일자】	2003.10.01		
【국제특허분류】	H01L 27/146		
【발명의 명칭】	반도체 촬상소자의 패키지 구조 및 그 제조방법		
【발명의 영문명칭】	STRUCTURE OF PACKAGE FOR SEMICONDUCTOR IMAGE PICKUP DEVICE AND FABRICATING METHOD THEREOF		
【출원인】			
【명칭】	주식회사 씨큐브디지탈		
【출원인코드】	1-1998-708200-5		
【대리인】			
【성명】	박장원		
【대리인코드】	9-1998-000202-3		
【발명자】			
【성명의 국문표기】	김종현		
【성명의 영문표기】	KIM, Jong Heon		
【주민등록번호】	670610-1144116		
【우편번호】	361-739		
【주소】	충청북도 청주시 흥덕구 가경동 대원아파트 101동 1107호		
【국적】	KR		
【심사청구】			
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 박장원 (인)		
【수수료】			
【기본출원료】	20	면	29,000 원
【가산출원료】	23	면	23,000 원
【우선권주장료】	0	건	0 원
【심사청구료】	54	항	1,837,000 원

출력 일자: 2004/10/1

0068283

【합계】 1,889,000 원

【감면사유】 중소기업

【감면후 수수료】 944,500 원

【부서류】 1. 요약서·명세서(도면)_1통 2. 중소기업기본법시행령 제2조에의
한 중소기업에 해당함을 증명하는 서류_1통 3. 위임장_1통

【요약서】**【약】**

본 발명은 반도체 활성소자의 패키지 구조 및 그 제조방법에 관한 것으로, 플립칩 범평식을 적용하여 반도체 활성소자의 패키지 구조를 제조함에 있어서, 금속접착층 및 도금용금층을 증착하는 박막 공정에서 반도체 활성소자의 표면 온도가 상온~200°C 정도로 유지되도록 하거나, 응력차단용 폴리머층을 통해 금속접착층 및 도금용금속층을 증착하는 박막 공정에서 발생하는 응력을 흡수함으로써, 반도체 활성소자의 표면에 형성된 기능성 폴리머층의 특성 저하 및 표면 변형을 억제할 수 있게 된다.

【대표도】

도 9

【명세서】**【발명의 명칭】**

반도체 촬상소자의 패키지 구조 및 그 제조방법{STRUCTURE OF PACKAGE FOR SEMICONDUCTOR IMAGE PICKUP DEVICE AND FABRICATING METHOD THEREOF}

【도면의 간단한 설명】

도1은 일반적인 반도체 촬상소자의 평면구성을 보인 예시도.

도2는 와이어 본딩 방식이 채택된 반도체 촬상소자의 패키지에 대한 단면구성을 보인 예시도.

도3은 도2에 있어서, 반도체 촬상소자의 패키지에 렌즈 유닛이 결합된 반도체 이미지 센서(image sensor)의 모듈을 보인 예시도.

도4a 내지 도4f는 본 발명의 제1실시예에 따른 반도체 촬상소자의 패키지 구조 제조방법을 순차적으로 보인 예시도.

도5a는 도4c에 있어서, 지지판에 반도체 촬상소자가 로딩되어 박막 공정이 진행되는 경우를 보인 예시도.

도5b는 도4c에 있어서, 지지대에 반도체 촬상소자가 로딩되어 박막 공정이 진행되는 경우를 보인 예시도.

도6a는 도5a 및 도5b에 있어서, 지지판 및 지지대의 단면구성에 대한 제1예를 보인 예시도.

도6b는 도5a 및 도5b에 있어서, 지지판 및 지지대의 단면구성에 대한 제2예를 보인 예시도.

0068283

도7a 내지 도7h는 본 발명의 제2실시예에 따른 반도체 콜상소자의 패키지 구조 제조방법

순차적으로 보인 예시도.

도8a 내지 도8d는 상기 본 발명의 제1실시예나 제2실시예를 통해 범프가 형성된 반도체

상소자를 인쇄회로기판에 실장하는 어셈블리 공정을 순차적으로 보인 예시도.

도9는 상기 본 발명의 제1실시예나 제2실시예를 통해 제조된 반도체 콜상소자의 패키지

렌즈 유닛이 결합된 반도체 이미지 센서의 모듈을 보인 예시도.

도면의 주요부분에 대한 부호의 설명

800:반도체 콜상소자 810:기능성 폴리머층

820:절연막 830:전극패드

840:금속접착층 850:도금용 금속층

860:범프 870:인쇄회로기판

871:개구부 872:전극패드

880:이방 전도성 폴리머 890:유리필터

891:접착제 900:렌즈유닛

910:렌즈홀더

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- > 본 발명은 반도체 콜상소자의 패키지 구조 및 그 제조방법에 관한 것으로,

0068283

구 상세하게는 반도체 콜상소자의 패키지를 플립칩 범평 방식으로 제조하는 경우에 반도체
상소자의 표면손상으로 인한 반도체 콜상소자 패키지의 광학적 특성저하를 방지하기에 적당
도록 한 반도체 콜상소자의 패키지 구조 및 그 제조방법에 관한 것이다.

일반적으로, 반도체 콜상소자는 이미지 센서 칩 또는 고체 콜상소자로도 지칭되고 있으
며, 피사체의 이미지를 전기적인 신호로 변환하는 광전 변환소자 및 그 광전 변환소자에 의해
환된 전기적인 신호를 전송하는 전하 결합소자를 통해 피사체의 이미지를 콜상하여 전기적인
신호로 출력한다.

상기 반도체 콜상소자를 세라믹 기판에 패키징하기 위해서는 범용의 와이어 본딩 방식이
채택되고 있다.

상기한 바와같은 반도체 콜상소자 및 와이어 본딩 방식이 채택된 반도체 콜상소자의 패
키지를 첨부한 도면을 참조하여 상세히 설명하면 다음과 같다.

도1은 일반적인 반도체 콜상소자의 평면구성을 보인 예시도로서, 이에 도시한 바와같이
반도체 콜상소자(10)는 피사체의 이미지를 전기신호로 변환하고, 그 변환된 전기신호를 전송하
는 이미지 센싱부(20)가 중앙에 구비되고, 그 이미지 센싱부(20)의 전기신호를 인가받는 복수
의 전극패드(30)들이 이미지 센싱부(20)의 가장자리를 따라 구비된다.

도2는 와이어 본딩 방식이 채택된 반도체 콜상소자의 패키지에 대한 단면구성을 보인 예
시도로서, 이에 도시한 바와같이 제1기판(100)의 중앙 상부에 제1접착층(101)을 통해 부착된
반도체 콜상소자(110)와; 상기 제1기판(100)의 가장자리에 상기 반도체 콜상소자(110)와 일정
하게 이격되도록 제1접착층(101)에 의해 부착된 제2기판(120)과; 상기 반도체 콜상소자(110)의
가장자리에 구비된 복수의 제1전극패드(111)들과 상기 제2기판(120) 상에 구비된 복수의 제2

극패드(121)들을 전기적으로 접속시키는 복수의 도전성 와이어(130)들과; 상기 제1기판(100) 배면 양측으로부터 상기 제2기판(120)의 상면 양측까지 연장되는 복수의 리드(140)들과; 상 배면 양측으로부터 상기 제2기판(120)의 상면에 구비된 리드(140)들의 상부에 형성된 지지체(150)와; 상기 지지체 제2기판(120)의 상면에 구비된 리드(140)들의 상부에 형성된 지지체(150)와; 상기 지지체 50)의 상부에 제2접착층(102)에 의해 부착된 유리판(160)으로 구성된다.

도3은 상기 도2에 도시된 반도체 콜상소자의 패키지에 렌즈 유닛이 결합된 반도체 이미 센서(image sensor)의 모듈을 보인 예시도로서, 이에 도시한 바와같이 도2에 도시된 반도체 콜상소자의 패키지(200)가 모듈기판(210) 상에 구비되고, 상기 반도체 콜상소자의 패키지 200) 상부에 렌즈유닛(220)이 구비된다. 이때, 렌즈유닛(220)은 상기 모듈기판(200)에 의해 200) 상부에 렌즈홀더(230)에 의해 지지되어 반도체 콜상소자의 패키지(200) 상부에 구비된다. 상기한 바와같은 반도체 이미지 센서의 모듈 크기는 반도체 콜상소자의 패키지 크기에 전적으로 의존되며, 도2에 도시된 바와같이 와이어 본딩 방식이 채택된 반도체 콜상소자의 패 키지는 도전성 와이어(130)들을 통해 반도체 콜상소자(110)의 제1전극패드(111)들과, 그 반도 체 콜상소자(110)와 일정하게 이격되는 제2기판(120)의 제2전극패드(121)들을 전기적으로 접속 시킴에 따라 반도체 콜상소자의 패키지 크기가 반도체 콜상소자(110)의 크기에 비해 증가하게 되어 제품의 소형화 추세에 적극적으로 대응할 수 없는 문제점이 있다.

또한, 와이어 본딩 방식을 통해 반도체 콜상소자의 패키지를 제조하기 위해서는 와이어 본딩공정, 플라스틱 몰딩공정 및 세라믹 공정등이 요구됨에 따라 시간이 지체되어 생산성이 저 하되는 문제점이 있다.

- ▷ 상기한 바와같은 와이어 본딩 방식의 문제점을 해결하기 위하여 최근에 플립칩 범핑 (flip chip bumping) 방식을 이용한 반도체 콜상소자의 패키지 제조방법이 제안되었다.

일반적으로, 플립칩 범핑 방식을 이용한 반도체 소자의 패키지 제조방법은 반도체 소자 전극패드들을 선택적으로 노출시킨 다음 금속접착층 및 도금용금속층을 증착하는 박막 공정 상기 반도체 소자의 전극패드들이 형성된 영역을 선택적으로 노출시키는 감광성 물질을 형성하는 사진 공정과; 상기 전극패드들이 형성된 영역의 도금용금속층 상부에 범프를 형성하는 금 공정과; 상기 감광성 물질을 제거한 다음 범프가 형성되지 않은 영역의 도금용금속층과 속접착층을 제거하는 식각 공정과; 상기 범프의 경도를 사용목적에 따라 조절하기 위한 열처리 공정으로 이루어진다.

상기한 바와같이 플립칩 범핑 방식을 이용하여 반도체 소자의 패키지를 제조하는 개별 공정들은 상온 이상의 온도조건에서 실시되며, 특히 금속접착층 및 도금용금속층을 증착하는 박막 공정은 300°C 이상 고온의 온도조건에 실시된다.

일반적으로, 반도체 소자의 표면에는 세라믹 재질의 실리콘 질화막이나 실리콘 산화막이 형성되어 반도체 소자 내에 형성된 미세 회로들을 보호한다. 그러나, 반도체 소자중에 특수한 목적, 예를 들면 반도체 소자 표면의 기계적 보호, 전기적인 특성(유전 특성) 향상, 화학적인 보호 또는 광학적인 특성이 요구되는 경우에는 반도체 소자의 표면에 폴리머와 같은 무기물이 형성된다. 이때, 반도체 소자의 표면에 형성되는 폴리머와 같은 무기물은 상기 실리콘 질화막이나 실리콘 산화막과 같은 세라믹 재질에 비해 기계적 저항성 및 내열성이 취약하다.

> 일반적으로, 반도체 소자의 표면에 형성되는 폴리머는 크게 이미드(imide) 계열과 에폭시(epoxy) 계열로 구분되며, 그 폴리머의 물성이 급격히 변화되는 유리천이온도(glass transition temperature : Tg)의 범위는 100°C ~ 350°C 이다.

또한, 상기 반도체 소자의 표면에 형성되는 폴리머가 변형없이 견딜 수 있는 인장강도는 대 400 MPa 정도이며, 상기 반도체 소자의 표면에 형성되는 폴리머가 변형없이 견딜 수 있 최대 인장강도는 온도가 상승할수록 저하된다.

한편, 광학적 특성을 갖는 폴리머 재질이 표면에 형성되는 대표적 기능성 소자인 반도체 활상소자는 평탄화층, 컬러필터층 및 마이크로 렌즈와 같은 폴리머층이 표면에 적층되며, 이 컬러필터층은 온도조건에 매우 취약하여 250 °C 이상의 고온에서는 특성이 저하된다. 또한, 상기 반도체 활상소자의 표면에 적층된 평탄화층, 컬러필터층 및 마이크로 렌즈와 같은 폴리머층은 250°C 정도의 온도에서도 기계적 강도가 매우 저하될 수 있다. 즉, 상기 폴리머층이 적층된 반도체 활상소자를 전술한 플립칩 범평 방식을 이용하여 반도체 활상소자의 패키지를 제조하는 경우에 상기 금속접착층 및 도금용금속층을 증착하는 박막 공정의 온도조건을 250°C 정도로 제어하더라도 증착 공정에서 발생하는 박막의 응력이 폴리머 재질이 변형없이 견딜 수 있는 최대 인장강도(400 MPa)를 초과하여 500 MPa 이상 발생함에 따라 반도체 활상소자의 표면이 변형되어 균열이나 주름이 발생될 수 있다.

따라서, 종래에는 폴리머 재질이 표면에 형성되는 대표적 기능성 소자인 반도체 활상소자를 플립칩 범평 방식을 통해 반도체 활상소자의 패키지를 제조하기 어려운 문제점이 있었다.

【발명이 이루고자 하는 기술적 과제】

따라서, 본 발명은 상기한 바와같은 종래의 문제점을 해결하기 위하여 창안한 것으로, 본 발명의 목적은 반도체 활상소자의 패키지를 플립칩 범평 방식으로 제조하는 경우에 반도체 활상소자의 표면손상으로 인한 반도체 활상소자 패키지의 광학적 특성저하를 방지할 수 있는 반도체 활상소자의 패키지 구조 및 그 제조방법을 제공하는데 있다.

【발명의 구성 및 작용】

상기 본 발명의 목적을 달성하기 위한 반도체 콜상소자의 패키지 구조에 대한 제1실시예는 중앙의 이미지센싱부 표면에 적어도 하나의 기능성 폴리머층이 형성되고, 가장자리를 따라 절연막에 의해 선택적으로 노출되는 복수의 전극패드들이 형성된 반도체 콜상소자와; 상기 노출된 전극패드들의 상부에 개별적으로 형성된 적어도 하나의 금속박막층과; 상기 금속박막층의 상부에 개별적으로 형성된 범프와; 상기 기능성 폴리머층이 노출되도록 개구부가 구비되어, 상기 범프와 이방 전도성 폴리머를 매개로 본딩되는 복수의 전극패드들이 형성된 인쇄회로기판과; 상기 인쇄회로기판 상에 부착되어 상기 개구부를 통해 상기 기능성 폴리머층에 입사되는 빛을 필터링하는 유리필터를 구비하여 구성되는 것을 특징으로 한다.

- 2> 상기 본 발명의 목적을 달성하기 위한 반도체 콜상소자의 패키지 제조방법에 대한 제1실시예는 반도체 콜상소자의 표면에 절연막을 형성한 다음 상기 반도체 콜상소자의 가장자리에 형성된 전극패드들이 노출되도록 절연막을 선택적으로 식각하는 공정과; 상기 반도체 콜상소자의 중앙에 형성된 이미지센싱부 상에 적어도 하나의 기능성 폴리머층을 형성하는 공정과; 상기 반도체 콜상소자의 표면 온도를 상온~200°C 정도로 조절하면서, 상기 결과물의 상부에 적어도 하나의 금속박막층을 형성하는 공정과; 상기 금속박막층의 상부에 감광막을 형성한 다음 상기 반도체 콜상소자의 전극패드들이 형성된 영역의 금속박막층이 노출되도록 노광 및 현상하는 공정과; 상기 반도체 콜상소자의 전극패드들이 형성된 영역에 노출된 금속박막층 상부에 범프를 형성하는 공정과; 상기 감광막을 제거한 다음 상기 범프를 마스크로 적용하여 금속박막층을 식각하는 공정을 포함하여 이루어지는 것을 특징으로 한다.

- 3> 상기 본 발명의 목적을 달성하기 위한 반도체 콜상소자의 패키지 제조방법에 대한 제2실시예는 반도체 콜상소자의 표면에 절연막을 형성한 다음 상기 반도체 콜상소자의 가장자리에

된 전극패드들이 노출되도록 절연막을 선택적으로 식각하는 공정과; 상기 반도체 촐상소자 중앙에 형성된 이미지센싱부 상에 적어도 하나의 기능성 폴리머층을 형성하는 공정과; 상기 기능성 폴리머층이 형성된 이미지센싱부 상에 응력차단용 폴리머층을 형성하는 공정과; 상기 폴리머층의 상부에 적어도 하나의 금속박막층을 형성하는 공정과; 상기 금속박막층의 상부에 감광막을 형성한 다음 상기 반도체 촐상소자의 전극패드들이 형성된 영역의 금속박막층이 노출되도록 노광 및 현상하는 공정과; 상기 반도체 촐상소자의 전극패드들이 형성된 영역에 노출된 감광막을 형성한 다음 상기 범프를 마스크로 하여 금속박막층에 범프를 형성하는 공정과; 상기 감광막을 제거한 다음 상기 범프를 마스크로 하여 금속박막층을 식각하는 공정과; 상기 기능성 폴리머층이 형성된 이미지센싱부 상에 형성된 응력차단용 폴리머층을 제거하는 공정을 포함하여 이루어지는 것을 특징으로 한다.

상기한 바와같은 본 발명에 의한 반도체 촐상소자의 패키지 구조 및 그 제조방법을 첨부 한 도면을 참조하여 상세히 설명하면 다음과 같다.

도4a 내지 도4f는 본 발명의 제1실시예에 따른 반도체 촐상소자의 패키지 구조 제조방법을 순차적으로 보인 예시도이다.

먼저, 도4a에 도시한 바와같이 반도체 촐상소자(310)의 표면에 절연막(320)을 형성한 다음 상기 반도체 촐상소자(310)의 가장자리에 형성된 전극패드(311)들 및 상기 반도체 촐상소자(310)의 중앙에 형성된 이미지센싱부(도면상에 도시되지 않음)가 노출되도록 절연막(320)을 선택적으로 식각한다.

그리고, 도4b에 도시한 바와같이 상기 반도체 촐상소자(310)의 중앙에 형성된 이미지센싱부 상에 기능성 폴리머층(330)을 선택적으로 형성한다. 이때, 기능성 폴리머층(330)으로는 평탄화층, 컬러필터층 및 마이크로 렌즈가 적층되어 반도체 촐상소자(310)가 광학적 특성을 갖도록 한다.

그리고, 도4c에 도시한 바와같이 상기 결과물의 상부에 금속접착층(340)과 도금용 금속(350)을 순차적으로 증착한다.

상기 금속접착층(340)은 상기 절연막(320) 및 전극패드(311)들과의 접착력이 우수한 Ti, 또는 Cr 재질의 금속이 100Å~5000Å 정도의 두께로 적용될 수 있으며, 또는 Ti, Al 및 Cr 중에 적어도 하나를 함유하는 합금이 100Å~5000Å 정도의 두께로 적용될 수 있다. 이때, 금속접착층(340)은 다른 금속들에 비해 접착력이 우수한 Ti 또는 Ti 계 합금이 적용될 수 있다.

상기 도금용 금속층(350)은 전기전도도가 우수한 Au, Cu 또는 Ni 재질의 금속이 100Å~5000Å 정도의 두께로 적용될 수 있으며, 또는 Au, Cu 및 Ni 재질 중에 적어도 하나를 함유하는 합금이 100Å~5000Å 정도의 두께로 적용될 수 있다. 이때, 도금용 금속층(350)은 다른 금속들에 비해 전기전도도 및 내산화성이 우수한 Au 재질의 금속이 적용될 수 있다.

한편, 상기 도금용 금속층(350)은 이후에 형성되는 범프(370)의 재질이 솔더(solder)인 경우에는 Cu 또는 Ni 재질의 금속이 적용될 수 있으며, 그 Cu 또는 Ni 재질의 금속이 적용된 경우에는 솔더(solder) 재질의 범프(370)가 형성되기 직전에 솔더(solder) 또는 그와 유사한 재질의 금속을 1 μm ~ 15 μm 정도의 두께로 도금하여 솔더(solder) 재질의 범프(370)의 신뢰성을 향상시킬 수 있다.

전술한 바와같이, 종래에는 금속접착층(340)과 도금용 금속층(350)을 증착하는 박막 공정이 200°C~300°C 또는 그 이상 고온의 온도조건에서 실시됨에 따라 반도체 활상소자(310)의 표면에 형성된 기능성 폴리머층(330)의 특성이 저하되고, 또한 반도체 활상소자(310)의 표면이 변형되어 균열이나 주름이 발생되는 문제점이 있었다.

따라서, 본 발명의 제1실시예에 따른 반도체 활상소자의 패키지 제조방법에서는 반도체 상소자(310)의 표면에 형성된 기능성 폴리머층(330)의 특성 저하 및 반도체 활상소자(310)의 변형을 억제하기 위하여 반도체 활상소자(310)의 표면 온도를 상온~200°C 정도로 유지시 면서, 상기 금속접착층(340)과 도금용 금속층(350)을 증착한다. 이때, 반도체 활상소자(310) 면서, 상기 금속접착층(340)과 도금용 금속층(350)을 증착한다. 이때, 반도체 활상소자(310) 표면 온도는 180°C를 넘지 않도록 50°C~180°C 정도로 유지시키는 것이 바람직하다.

상기 반도체 활상소자(310)의 표면 온도를 상온~200°C 정도로 유지시키기 위한 박막 공정의 압력 및 전력을 증착하는 방법이 적용될 수 있다.

상기 반도체 활상소자(310)의 표면 온도를 상온~200°C 정도로 유지시키기 위한 박막 공정의 압력과 전력은 장비 사양에 따라 다양한 범위로 설정될 수 있으며, 예를 들어 반도체 활상소자(310)가 지지판에 로딩되어 이송되는 방식의 박막 제조장비의 경우에는 0.5KW ~ 5KW의 전력범위와 2mTorr ~ 15mTorr의 압력범위를 갖도록 설정되고, 특히 1KW ~ 3KW의 전력범위와 5mTorr ~ 10mTorr의 압력범위에서 보다 효과적으로 상기 반도체 활상소자(310)의 표면 온도가 180°C를 넘지 않도록 50°C~180°C 정도로 유지시키면서 박막을 증착할 수 있다.

또한, 상기 반도체 활상소자(310)가 지지대에 로딩되어 고정되는 방식의 박막 제조장비의 경우에는 50W ~ 1500W의 전력범위와 2mTorr ~ 15mTorr의 압력범위를 갖도록 설정되고, 특히 100KW ~ 700KW의 전력범위와 5mTorr ~ 10mTorr의 압력범위에서 보다 효과적으로 상기 반도체 활상소자(310)의 표면 온도가 180°C를 넘지 않도록 50°C~180°C 정도로 유지시키면서 박막을 증착할 수 있다.

- > 한편, 상기 반도체 활상소자(310)의 표면 온도를 상온~200°C 정도로 유지시키기 위해서는 상기 금속접착층(340)과 도금용 금속층(350)을 증착하는 박막 공정이 진행되는 동안 반도체

활상소자(310)가 로딩되는 지지판이나 지지대의 구조 및 접촉상태를 개선하는 방법이 적용될

· 있다.

도5a는 지지판에 반도체 활상소자가 로딩되어 박막 공정이 진행되는 경우를 보인 예시로
1고, 도5b는 지지대에 반도체 활상소자가 로딩되어 박막 공정이 진행되는 경우를 보인 예시로
근서, 이에 도시한 바와같이 평판 형태의 지지판(400)이나 원기둥 형태의 지지대(450)에 복수
의 반도체 활상소자(410)가 형성된 기판(420)을 로딩시킨 다음 지지판(400)이나 지지대(450)를
금속재료(430)의 하부에 위치하도록 이동시키고, 상기 지지판(400)이나 지지대(450)를 정지한
상태 또는 일측방향으로 이송시키면서 금속재료(430)를 증착함으로써, 상기 금속접착층(340)과
도금용 금속층(350)과 같은 박막을 형성하게 된다. 이때, 금속재료(430)를 증착하는 공정 중에
발생되는 200°C~300°C 또는 그 이상의 고온은 반도체 활상소자(410)가 로딩되는 지지판(400)이
나 지지대(450)의 구조 및 접촉상태를 개선하여 발산시킬 수 있게 된다.

즉, 도6a는 상기 지지판(400) 및 지지대(450)의 단면구성에 대한 제1예를 보인 예시로
서, 이에 도시한 바와같이 반도체 활상소자(410)가 로딩되는 지지판(400)이나 지지대(450)는
Al 재질 또는 Al계 합금재질, Cu 재질 또는 Cu계 합금재질 또는 Fe 재질 또는 Fe계 합금재질로
제작될 수 있으며, 상기 반도체 활상소자(410)가 형성된 기판(420)과 접촉되는 영역에 열전도
성이 우수한 실리콘 계통의 폴리머(430)를 형성하여 박막 공정에서 발생되는 열을 발산시킬 수
있게 된다. 따라서, 반도체 활상소자(410)의 표면 온도를 상온~200°C 정도로 유지시킬 수 있
게 된다.

> 또한, 도6b는 상기 지지판(400) 및 지지대(450)의 단면구성에 대한 제2예를 보인 예시로
로서, 이에 도시한 바와같이 반도체 활상소자(410)가 로딩되는 지지판(400)이나 지지대(450)는
Al 재질 또는 Al계 합금재질, Cu 재질 또는 Cu계 합금재질 또는 Fe 재질 또는 Fe계 합금재질

제작될 수 있으며, 상기 반도체 콜상소자(410)가 형성된 기판(420)과 접촉되는 영역에 수냉(440)을 형성하여 박막 공정에서 발생되는 열을 상기 도6a의 제1예에 비해 보다 효율적으로 산시킬 수 있게 된다. 따라서, 반도체 콜상소자(410)의 표면 온도를 상온~200°C 정도로 유지할 수 있게 된다.

그리고, 도4d에 도시한 바와같이 상기 도금용 금속층(350)의 상부에 감광막(360)을 형성한 다음 상기 반도체 콜상소자(310)의 전극패드(311)들이 형성된 영역의 도금용 금속층(350)이 노출되도록 노광 및 현상한다.

그리고, 도4e에 도시한 바와같이 상기 반도체 콜상소자(310)의 전극패드(311)들이 형성된 영역에 노출된 도금용 금속층(350) 상부에 범프(370)를 형성한다. 이때, 범프(370)는 Au 재질, 솔더(solder) 재질 또는 Cu 재질 중에 선택된 하나가 적용될 수 있다.

그리고, 도4f에 도시한 바와같이 상기 잔류하는 감광막(360)을 제거한 다음 상기 범프(370)를 마스크로 적용하여 도금용 금속층(350) 및 금속접착층(340)을 식각한다.

도7a 내지 도7h는 본 발명의 제2실시예에 따른 반도체 콜상소자의 패키지 구조 제조방법을 순차적으로 보인 예시도이다.

먼저, 도7a에 도시한 바와같이 반도체 콜상소자(510)의 표면에 절연막(520)을 형성한 다음 상기 반도체 콜상소자(510)의 가장자리에 형성된 전극패드(511)들 및 상기 반도체 콜상소자(510)의 중앙에 형성된 이미지센싱부(도면상에 도시되지 않음)가 노출되도록 절연막(520)을 선택적으로 식각한다.

> 그리고, 도7b에 도시한 바와같이 상기 반도체 콜상소자(510)의 중앙에 형성된 이미지센싱부 상에 기능성 폴리머층(530)을 선택적으로 형성한다. 이때, 기능성 폴리머층(530)으로는

평탄화층, 컬러필터층 및 마이크로 렌즈가 적층되어 반도체 활상소자(510)가 광학적 특성을 갖도록 한다.

- 7> 그리고, 도7c에 도시한 바와같이 상기 기능성 폴리머층(530)이 형성된 이미지 센싱부 상에 응력차단용 폴리머층(580)을 형성한다. 이때, 응력차단용 폴리머층(580)으로는 감광막이 적용될 수 있으며, 그 감광막의 도포, 노광 및 현상을 통해 이미지 센싱부 상에 선택적으로 형성할 수 있게 된다. 또한, 응력차단용 폴리머층(580)으로는 상기 기능성 폴리머층(530)과의 식각선택비가 우수한 폴리머 재료가 적용될 수 있다.
- 8> 상기 기능성 폴리머층(530)과 응력차단용 폴리머층(580)은 순차적으로 형성된 다음 응력차단용 폴리머층(580)으로 적용되는 감광막의 도포, 노광 및 현상에 의해 동시에 패터닝되어 상기 이미지 센싱부 상에 형성될 수 있다.
- 9> 그리고, 도7d에 도시한 바와같이 상기 결과물의 상부에 금속접착층(540)과 도금용 금속층(550)을 순차적으로 증착한다.
- 10> 상기 금속접착층(540)은 상기 절연막(520) 및 전극패드(511)들과의 접착력이 우수한 Ti, Al 또는 Cr 재질의 금속이 100Å~5000Å 정도의 두께로 적용될 수 있으며, 또는 Ti, Al 및 Cr 재질 중에 적어도 하나를 함유하는 합금이 100Å~5000Å 정도의 두께로 적용될 수 있다. 이때, 금속접착층(540)은 다른 금속들에 비해 접착력이 우수한 Ti 또는 Ti 계 합금이 적용될 수 있다.
- 11> 상기 도금용 금속층(550)은 전기전도도가 우수한 Au, Cu 또는 Ni 재질의 금속이 100Å~5000Å 정도의 두께로 적용될 수 있으며, 또는 Au, Cu 및 Ni 재질 중에 적어도 하나를 함유하

합금이 100Å~5000Å 정도의 두께로 적용될 수 있다. 이때, 도금용 금속층(550)은 다른 금들에 비해 전기전도도 및 내산화성이 우수한 Au 재질의 금속이 적용될 수 있다.

한편, 상기 도금용 금속층(550)은 이후에 형성되는 범프(570)의 재질이 솔더(solder)인 경우에는 Cu 또는 Ni 재질의 금속이 적용될 수 있으며, 그 Cu 또는 Ni 재질의 금속이 적용된 경우에는 솔더(solder) 재질의 범프(570)가 형성되기 직전에 솔더(solder) 또는 그와 유사한 재질의 금속을 1μm ~ 15μm 정도의 두께로 도금하여 솔더(solder) 재질의 범프(570)의 신뢰성을 향상시킬 수 있다.

전술한 바와같이, 종래에는 금속접착층(540)과 도금용 금속층(550)을 증착하는 박막 공정에서 발생하는 금속접착층(540)과 도금용 금속층(550)의 응력이 폴리머 재질이 변형없이 견딜 수 있는 최대 인장강도(400 MPa)를 초과함에 따라 반도체 콜상소자(510)의 표면이 변형되어 균열이나 주름이 발생되는 문제점이 있었다. 예를 들어, 상기 금속접착층(540)으로 주로 적용되는 TiW 재질의 경우 500 MPa~1GPa 정도의 응력분포를 갖는다.

따라서, 본 발명의 제2실시예에 따른 반도체 콜상소자의 패키지 제조방법에서는 상기 기능성 폴리머층(530)이 형성된 이미지 센싱부 상에 응력차단용 폴리머층(580)을 형성함으로써, 상기 금속접착층(540)과 도금용 금속층(550)을 증착하는 박막 공정에서 발생하는 금속접착층(540)과 도금용 금속층(550)의 응력을 응력차단용 폴리머층(580)이 흡수하여 반도체 콜상소자(510)의 기능성 폴리머층(530)을 보호할 수 있도록 한다.

> 그리고, 도7e에 도시한 바와같이 상기 도금용 금속층(550)의 상부에 감광막(560)을 형성한 다음 상기 반도체 콜상소자(510)의 전극패드(511)들이 형성된 영역의 도금용 금속층(550)이 노출되도록 노광 및 현상한다.

그리고, 도7f에 도시한 바와같이 상기 반도체 층상소자(510)의 전극패드(511)들이 형성된 영역에 노출된 도금용 금속층(550) 상부에 범프(570)를 형성한다. 이때, 범프(570)는 Au 재질, 솔더 재질 또는 Cu 재질 중에 선택된 하나가 적용될 수 있다.

그리고, 도7g에 도시한 바와같이 상기 잔류하는 감광막(560)을 제거한 다음 상기 범프(570)를 마스크로 적용하여 도금용 금속층(550) 및 금속접착층(540)을 식각한다.

그리고, 도7h에 도시한 바와같이 상기 기능성 폴리머층(530)이 형성된 이미지 센싱부 상에 형성된 응력차단용 폴리머층(580)을 선택적으로 제거한다. 이때, 응력차단용 폴리머층(580)으로 감광막이 적용된 경우에는 재노광 및 현상을 통해 선택적으로 제거할 수 있으며, 상기 응력차단용 폴리머층(580)으로 기능성 폴리머층(530)과의 식각선택비가 우수한 폴리머가 적용된 경우에는 해당 식각액을 통해 선택적으로 제거할 수 있다.

상기한 바와같은 본 발명의 제1실시예에 따라 범프(370)가 형성된 반도체 층상소자(310)나 본 발명의 제2실시예에 따라 범프(570)가 형성된 반도체 층상소자(510)는 결과적으로 동일한 구조를 갖게 되며, 본 발명의 제1실시예와 제2실시예는 개별적으로 적용할 수 있으며, 경우에 따라 본 발명의 제1실시예와 제2실시예를 조합하여 적용할 수 있다.

- > 도8a 내지 도8d는 상기 본 발명의 제1실시예나 제2실시예를 통해 범프가 형성된 반도체 층상소자를 인쇄회로기판에 실장하는 어셈블리 공정을 순차적으로 보인 예시도이다.
- > 먼저, 도8a에 도시한 바와같이 범프가 형성된 반도체 층상소자를 실장하기 위한 인쇄회로기판(600)은 반도체 층상소자의 중앙에 구비된 이미지센싱부가 노출되도록 개구부(610)가 형성되고, 그 개구부(610)의 가장자리를 따라 복수의 전극패드(620)들이 형성된다. 이때, 복수의

전극패드(620)들은 인쇄회로기판(600)의 일측방향으로 연장되는 복수의 회로패턴(630)들을 통하여 외부 시스템 접속용 전극패드(640)들과 전기적으로 접속된다.

그리고, 도8b에 도시한 바와같이 상기 복수의 전극패드(620)들이 형성된 개구부(610)의 가장자리를 따라 이방 전도성 폴리머(650)가 형성된다.

상기 이방 전도성 폴리머(650)로는 다양한 형태 및 재질이 적용될 수 있으며, 예를 들어 액상의 이방 전도성 접착제(anisotropic conductive adhesive : ACA)나 준 경화되어 일정 형상 을 갖는 고상의 이방 전도성 필름(anisotropic conductive film : ACF)이 적용될 수 있다.

또한, 상기 이방 전도성 폴리머(650)는 열경화성 수지, 열경화성 수지 또는 열경화성과 열가소성이 조합된 수지를 주성분으로 하며, 균일하게 분포된 구형 또는 각형 Au, Ni, Ag 또는 Cu 재질의 도전성 금속볼(651)들이 일정량 함유된다. 이때, 도전성 금속볼(651)들의 입자 크기는 상기 복수의 전극패드(620)들의 이격간격에 따라 달라질 수 있으며, 일반적으로 $0.5\mu\text{m} \sim 10\mu\text{m}$ 정도의 입자 크기를 갖는다.

그리고, 도8c에 도시한 바와같이 상기 이방 전도성 폴리머(650)를 상기 인쇄회로기판(600)의 복수의 전극패드(620)들과 반도체 콜상소자(700)에 형성된 범프(710)들 사이에 개재시킨 상태에서 수십 $^{\circ}\text{C}$ ~ 200 $^{\circ}\text{C}$ 정도의 온도로 압착하여 이방 전도성 폴리머(650)의 수지성분을 유동시킨 다음 수초~수분 동안 유지하여 경화시킨다. 따라서, 상기 인쇄회로기판(600)의 복수의 전극패드(620)들과 반도체 콜상소자(700)에 형성된 범프(710)들은 이방 전도성 폴리머(650)에 함유된 도전성 금속볼(651)들에 의해 전기적으로 접촉되며, 상기 복수의 전극패드(620)들이 형성되지 않은 인쇄회로기판(600)의 개구부(610) 가장자리와 상기 범프(710)들이 형성되지 않은 반도체 콜상소자(700)의 이미지 센싱부 가장자리는 이방 전도성 폴리머(650)의 수지 성분이 경화되어 기계적으로 고착된다.

한편, 상기 이방 전도성 폴리머(650)를 수십 ℃~200℃ 정도의 온도로 압착하고, 수초~수동안 유지시켜 경화시킨 다음에는 이방 전도성 폴리머(650)를 재가열하여 추가적으로 경화시킬 수 있다.

그리고, 도8d에 도시한 바와같이 상기 인쇄회로기판(600)의 개구부(610) 가장자리에 접착제(661)를 통해 유리필터(660)를 부착한다. 이때, 유리필터(660)는 상기 인쇄회로기판(600)의 개구부(610)를 통해 반도체 콜상소자(700)의 이미지 센싱부에 특정 파장영역의 빛이 입사될 수 있도록 하며, 불활성 기체 분위기에서 유리필터(660)를 부착함으로써, 상기 반도체 콜상소자(700)의 이미지센싱부를 불활성 기체 분위기로 밀봉하여 보호한다.

도9는 상기 본 발명의 제1실시예나 제2실시예를 통해 제조된 반도체 콜상소자의 패키지에 렌즈 유닛이 결합된 반도체 이미지 센서의 모듈을 보인 예시도로서, 이에 도시한 바와같이 중앙의 이미지센싱부 표면에 평탄화층, 컬러필터층 및 마이크로 렌즈가 적층된 기능성 폴리머 층(810)이 형성되고, 가장자리를 따라 절연막(820)에 의해 선택적으로 노출되는 복수의 전극패드(830)들이 형성된 반도체 콜상소자(800)와; 상기 노출된 전극패드(830)들의 상부에 개별적으로 형성된 금속접착층(840) 및 도금용 금속층(850)과; 상기 도금용 금속층(850)의 상부에 개별적으로 형성된 범프(860)와; 상기 기능성 폴리머층(810)이 노출되도록 개구부(871)가 구비되며, 상기 범프(860)와 이방 전도성 폴리머(880)를 매개로 본딩되는 복수의 전극패드(872)들이 형성된 인쇄회로기판(870)과; 상기 인쇄회로기판(870) 상에 접착제(891)에 의해 부착되어 상기 개구부(871)를 통해 반도체 콜상소자(810)의 이미지센싱부에 입사되는 빛을 필터링하는 유리필터(890)와; 상기 인쇄회로기판(870) 상에 설치된 렌즈유닛(900)으로 구성된다. 이때, 렌즈유닛(900)은 상기 인쇄회로기판(870)에 의해 지지되는 렌즈홀더(910)에 의해 지지되어 반도체 콜상소자(800)의 이미지센싱부 상부에 구비된다.

따라서, 본 발명의 제1실시예나 제2실시예를 통해 플립칩 범평 방식으로 제조된 반도체 이미지 센서의 모듈 크기는 상기 반도체 콜상소자(800)와 동일한 크기를 갖게 되므로, 반도체 이미지 센서의 모듈 크기를 대폭 축소시킬 수 있게 된다.

한편, 상기 본 발명에 따른 반도체 콜상소자의 패키지 구조 및 그 제조방법에서는 반도체 콜상소자에 대하여 설명하였으나, 이에 국한되지 않고 표면에 폴리머층이 형성되는 반도체 소자를 플립칩 범평 방식을 통해 패키징하는 분야에 매우 효과적으로 적용할 수 있으며, 본 발명의 기술적 사상을 이탈하지 않는 범위 내에서 당업자에 의해 다양한 변형이 이루어질 수 있다.

【발명의 효과】

상술한 바와같이 본 발명에 의한 반도체 콜상소자의 패키지 구조 및 그 제조방법은 플립칩 범평 방식을 적용하여 반도체 콜상소자의 패키지 구조를 제조함에 있어서, 금속접착층 및 도금용금속층을 증착하는 박막 공정에서 반도체 콜상소자의 표면 온도가 상온~200°C 정도로 유지되도록 하거나, 응력차단용 폴리머층을 통해 금속접착층 및 도금용금속층을 증착하는 박막 공정에서 발생하는 응력을 흡수함으로써, 반도체 콜상소자의 표면에 형성된 기능성 폴리머층의 특성 저하 및 표면 변형을 억제할 수 있게 된다.

- > 따라서, 플립칩 범평 방식에 의해 제작된 반도체 콜상소자의 패키지 구조에서 반도체 콜상소자의 표면손상으로 인한 광학적 특성저하를 방지할 수 있는 효과가 있다.
- > 또한, 본 발명에 의한 반도체 콜상소자의 패키지 구조 및 그 제조방법을 통해 플립칩 범평 방식을 적용하여 반도체 이미지 센서의 모듈을 제조할 수 있게 되어 반도체 이미지 센서의 모듈을 반도체 콜상소자와 동일한 크기로 제작할 수 있게 되어 반도체 이미지 센서의 모듈 크

0068283

출력 일자: 2004/10/1

|를 대폭 축소시킬 수 있으며, 이는 제품의 소형화 추세에 매우 효과적으로 대처할 수 있는
[과가 있다. 아울러, 와이어 본딩 방식을 적용하는 종래 반도체 촐상소자의 패키지 제조방법
|| 비해 공정이 간편하고, 시간을 단축시킬 수 있게 되어 생산성을 향상시킬 수 있는 효과가
 있다.

특허 청구범위】**청구항 1】**

중앙의 이미지센싱부 표면에 적어도 하나의 기능성 폴리머층이 형성되고, 가장자리를 따뜻한 절연막에 의해 선택적으로 노출되는 복수의 전극패드들이 형성된 반도체 활상소자와; 상기 노출된 전극패드들의 상부에 개별적으로 형성된 적어도 하나의 금속박막층과; 상기 금속박막층의 상부에 개별적으로 형성된 범프와; 상기 기능성 폴리머층이 노출되도록 개구부가 구비되어, 상기 범프와 이방 전도성 폴리머를 매개로 본딩되는 복수의 전극패드들이 형성된 인쇄회로기판과; 상기 인쇄회로기판 상에 부착되어 상기 개구부를 통해 상기 기능성 폴리머층에 입사되는 빛을 필터링하는 유리필터를 구비하여 구성되는 것을 특징으로 하는 반도체 활상소자의 패키지 구조.

【청구항 2】

제 1 항에 있어서, 상기 기능성 폴리머층은 적층된 평탄화층, 컬러필터층 및 마이크로렌즈로 구성된 것을 특징으로 하는 반도체 활상소자의 패키지 구조.

【청구항 3】

제 1 항에 있어서, 상기 금속박막층은 적층된 금속접착층과 도금용금속층으로 구성된 것을 특징으로 하는 반도체 활상소자의 패키지 구조.

【청구항 4】

제 3 항에 있어서, 상기 금속접착층은 Ti, Al 또는 Cr 재질의 금속 재질이나 Ti, Al 및 Cr 재질 중에 적어도 하나를 함유하는 합금 재질인 것을 특징으로 하는 반도체 활상소자의 패키지 구조.

【청구항 5】

제 3 항에 있어서, 상기 금속접착층은 100 \AA ~ 5000 \AA 정도의 두께로 형성된 것을 특징으로 하는 반도체 콜상소자의 패키지 구조.

【청구항 6】

제 3 항에 있어서, 상기 도금용 금속층은 Au, Cu 또는 Ni 재질의 금속 재질이나 Au, Cu 및 Ni 재질 중에 적어도 하나를 함유하는 합금 재질인 것을 특징으로 하는 반도체 콜상소자의 패키지 구조.

【청구항 7】

제 3 항에 있어서, 상기 도금용 금속층은 100 \AA ~ 5000 \AA 정도의 두께로 형성된 것을 특징으로 하는 반도체 콜상소자의 패키지 구조.

【청구항 8】

제 1 항에 있어서, 상기 범프는 Au 재질, 솔더(solder) 재질 또는 Cu 재질 중에 선택된 하나의 재질인 것을 특징으로 하는 반도체 콜상소자의 패키지 구조.

【청구항 9】

제 1 항에 있어서, 상기 이방 전도성 폴리머는 액상의 이방 전도성 접착제나 준 경화되어 일정 형상을 갖는 고상의 이방 전도성 필름인 것을 특징으로 하는 반도체 콜상소자의 패키지 구조.

【청구항 10】

제 1 항에 있어서, 상기 이방 전도성 폴리머는 열경화성 수지, 열경화성 수지 또는 열경화성과 열가소성이 조합된 수지를 주성분으로 하며, 균일하게 분포된 구형 또는 각형의 도전성 금속볼들이 함유된 것을 특징으로 하는 반도체 콜상소자의 패키지 구조.

【청구항 11】

제 10 항에 있어서, 상기 도전성 금속볼들은 Au, Ni, Ag 또는 Cu 재질 중에 선택된 하나인 것을 특징으로 하는 반도체 콜상소자의 패키지 구조.

【청구항 12】

제 10 항에 있어서, 상기 도전성 금속볼들은 $0.5\mu\text{m}$ ~ $10\mu\text{m}$ 정도의 입자 크기를 갖는 것을 특징으로 하는 반도체 콜상소자의 패키지 구조.

【청구항 13】

제 1 항에 있어서, 상기 인쇄회로기판 상에 지지되는 렌즈홀더와; 상기 렌즈홀더에 지지되어 상기 반도체 콜상소자의 이미지센싱부 상부에 구비된 렌즈유닛을 더 구비하여 구성되는 것을 특징으로 하는 반도체 콜상소자의 패키지 구조.

【청구항 14】

반도체 콜상소자의 표면에 절연막을 형성한 다음 상기 반도체 콜상소자의 가장자리에 형성된 전극패드들이 노출되도록 절연막을 선택적으로 식각하는 공정과; 상기 반도체 콜상소자의 중앙에 형성된 이미지센싱부 상에 적어도 하나의 기능성 폴리머층을 형성하는 공정과; 상기 반도체 콜상소자의 표면 온도를 상온~ 200°C 정도로 조절하면서, 상기 결파물의 상부에 적어도 하나의 금속박막층을 형성하는 공정과; 상기 금속박막층의 상부에 감광막을 형성한 다음 상기

반도체 콜상소자의 전극패드들이 형성된 영역의 금속박막층이 노출되도록 노광 및 현상하는 공정과; 상기 반도체 콜상소자의 전극패드들이 형성된 영역에 노출된 금속박막층 상부에 범프를 형성하는 공정과; 상기 감광막을 제거한 다음 상기 범프를 마스크로 적용하여 금속박막층을 식제하는 공정을 포함하여 이루어지는 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 15】

제 14 항에 있어서, 상기 기능성 폴리머층은 적층된 평탄화층, 컬러필터층 및 마이크로렌즈로 이루어진 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 16】

제 14 항에 있어서, 상기 금속박막층은 적층된 금속접착층과 도금용금속층으로 이루어진 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 17】

제 16 항에 있어서, 상기 금속접착층은 Ti, Al 또는 Cr 재질의 금속 재질이나 Ti, Al 및 Cr 재질 중에 적어도 하나를 함유하는 합금 재질로 형성된 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 18】

제 16 항에 있어서, 상기 금속접착층은 $100\text{ \AA} \sim 5000\text{ \AA}$ 정도의 두께로 형성된 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.



0068283

출력 일자: 2004/10/1

【청구항 19】

제 16 항에 있어서, 상기 도금용 금속층은 Au, Cu 또는 Ni 재질의 금속 재질이나 Au, Cu ! Ni 재질 중에 적어도 하나를 함유하는 합금 재질로 형성된 것을 특징으로 하는 반도체 촉상 소자의 패키지 제조방법.

【청구항 20】

제 16 항에 있어서, 상기 도금용 금속층은 100Å~5000Å 정도의 두께로 형성된 것을 특 징으로 하는 반도체 촉상소자의 패키지 제조방법.

【청구항 21】

제 14 항에 있어서, 상기 범프는 Au 재질, 솔더(solder) 재질 또는 Cu 재질 중에 선택된 하나의 재질로 형성된 것을 특징으로 하는 반도체 촉상소자의 패키지 제조방법.

【청구항 22】

제 14 항에 있어서, 상기 금속박막층을 형성하는 공정은 상기 반도체 촉상소자의 표면 온도를 50°C~180°C 정도로 조절하는 것을 특징으로 하는 반도체 촉상소자의 패키지 제조방법.

【청구항 23】

제 14 항에 있어서, 상기 반도체 촉상소자의 표면 온도는 상기 금속박막층을 형성하는 박막 공정의 압력 및 전력에 의해 조절되는 것을 특징으로 하는 반도체 촉상소자의 패키지 제조방법.

【청구항 24】

제 14 항에 있어서, 상기 금속박막층을 형성하는 박막 공정은 복수의 반도체 촉상소자가 형성된 기판을 테이블에 로딩하는 단계와; 상기 테이블을 금속재료의 하부에 위치하도록 이동

1 키는 단계와; 상기 테이블을 정지한 상태 또는 일측방향으로 이송시키면서 금속재료를 증착하는 단계를 포함하여 이루어지는 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 25】

제 24 항에 있어서, 상기 테이블은 평판 형태의 지지판이나 원기둥 형태의 지지대로 이루어지는 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 26】

제 24 항에 있어서, 상기 테이블은 Al 재질 또는 Al계 합금재질, Cu 재질 또는 Cu계 합금재질 또는 Fe 재질 또는 Fe계 합금재질로 제작된 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 27】

제 24 항에 있어서, 상기 반도체 콜상소자가 형성된 기판과 상기 테이블이 접촉되는 영역의 상기 테이블 표면에 실리콘 계통의 폴리머가 형성된 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 28】

제 24 항에 있어서, 상기 반도체 콜상소자가 형성된 기판과 상기 테이블이 접촉되는 영역의 상기 테이블 내부에 수냉관이 형성된 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 29】

제 24 항에 있어서, 복수의 회로패턴들이 실장된 인쇄회로기판 상에 상기 반도체 콜상소자의 중앙에 구비된 이미지센싱부가 노출되도록 개구부를 형성하는 공정과; 상기 개구부의 가

자리를 따라 기판 전극패드를 형성하는 공정과; 상기 개구부의 가장자리를 따라 이방 전도성 폴리머를 형성하는 공정과; 상기 이방 전도성 폴리머를 상기 인쇄회로기판의 기판 전극패드와 상기 반도체 콜상소자에 형성된 범프 사이에 개재시킨 상태에서 열압착하여 경화시키는 공정과 상기 인쇄회로기판의 개구부가 덮여지도록 상기 인쇄회로기판의 개구부 가장자리에 유리필터를 부착하는 공정과; 상기 반도체 콜상소자의 이미지센싱부 상부에 렌즈유닛을 장착하는 공정을 더 포함하여 이루어지는 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 30】

제 29 항에 있어서, 상기 이방 전도성 폴리머는 액상의 이방 전도성 접착제나 준 경화되어 일정 형상을 갖는 고상의 이방 전도성 필름으로 형성된 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 31】

제 29 항에 있어서, 상기 이방 전도성 폴리머는 열경화성 수지, 열경화성 수지 또는 열경화성과 열가소성이 조합된 수지를 주성분으로 하며, 균일하게 분포된 구형 또는 각형의 도전성 금속볼들이 함유된 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 32】

제 31 항에 있어서, 상기 도전성 금속볼들은 Au, Ni, Ag 또는 Cu 중에 선택된 하나의 재질로 형성된 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 33】

제 31 항에 있어서, 상기 도전성 금속볼들은 $0.5\mu\text{m}$ ~ $10\mu\text{m}$ 정도의 입자 크기로 형성된 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 34】

제 29 항에 있어서, 상기 이방 전도성 폴리머를 열압착하여 경화시키는 공정은 수십°C 200°C 정도의 온도로 열압착한 다음 수초~수분 동안 유지하여 경화시키는 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 35】

제 29 항에 있어서, 상기 이방 전도성 폴리머를 열압착하여 경화시킨 다음 상기 이방 전도성 폴리머를 재가열하여 재경화시키는 공정을 더 포함하여 이루어지는 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 36】

제 29 항에 있어서, 상기 인쇄회로기판의 개구부가 덮여지도록 상기 인쇄회로기판의 개구부 가장자리에 유리필터를 부착하는 공정은 불활성 기체 분위기에서 실시되는 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 37】

반도체 콜상소자의 표면에 절연막을 형성한 다음 상기 반도체 콜상소자의 가장자리에 구비된 전극패드들이 노출되도록 절연막을 선택적으로 식각하는 공정과; 상기 반도체 콜상소자의 중앙에 형성된 이미지센싱부 상에 적어도 하나의 기능성 폴리머층을 형성하는 공정과; 상기 기능성 폴리머층이 형성된 이미지센싱부 상에 응력차단용 폴리머층을 형성하는 공정과; 상기 결과물의 상부에 적어도 하나의 금속박막층을 형성하는 공정과; 상기 금속박막층의 상부에 감광막을 형성한 다음 상기 반도체 콜상소자의 전극패드들이 형성된 영역의 금속박막층이 노출되도록 노광 및 현상하는 공정과; 상기 반도체 콜상소자의 전극패드들이 형성된 영역에 노출된

금속박막층 상부에 범프를 형성하는 공정과; 상기 감광막을 제거한 다음 상기 범프를 마스크로 적용하여 금속박막층을 식각하는 공정과; 상기 기능성 폴리머층이 형성된 이미지센싱부 상에 형성된 응력차단용 폴리머층을 제거하는 공정을 포함하여 이루어지는 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 38】

제 37 항에 있어서, 상기 기능성 폴리머층은 적층된 평탄화층, 컬러필터층 및 마이크로렌즈로 이루어진 것을 특징으로 하는 반도체 활성소자의 패키지 제조방법.

【청구항 39】

제 37 항에 있어서, 상기 응력차단용 폴리머층은 감광막을 도포, 노광 및 현상하여 형성되는 것을 특징으로 하는 반도체 활성소자의 패키지 제조방법.

【청구항 40】

제 37 항에 있어서, 상기 기능성 폴리머층과 응력차단용 폴리머층은 순차적으로 형성된 다음 응력차단용 폴리머층으로 적용되는 감광막의 도포, 노광 및 현상에 의해 동시에 패터닝되어 상기 이미지 센싱부 상에 형성되는 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 41】

제 37 항에 있어서, 상기 금속박막층은 적층된 금속접착층과 도금용금속층으로 이루어진 것을 특징으로 하는 반도체 활성소자의 패키지 제조방법.

【청구항 42】

제 41 항에 있어서, 상기 금속접착층은 Ti, Al 또는 Cr 재질의 금속 재질이나 Ti, Al 및 Cr 재질 중에 적어도 하나를 함유하는 합금 재질로 형성된 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 43】

제 41 항에 있어서, 상기 금속접착층은 $100\text{ \AA} \sim 5000\text{ \AA}$ 정도의 두께로 형성된 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 44】

제 41 항에 있어서, 상기 도금용 금속층은 Au, Cu 또는 Ni 재질의 금속 재질이나 Au, Cu 및 Ni 재질 중에 적어도 하나를 함유하는 합금 재질로 형성된 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 45】

제 41 항에 있어서, 상기 도금용 금속층은 $100\text{ \AA} \sim 5000\text{ \AA}$ 정도의 두께로 형성된 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 46】

제 37 항에 있어서, 상기 범프는 Au 재질, 솔더(solder) 재질 또는 Cu 재질 중에 선택된 하나의 재질로 형성된 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 47】

제 37 항에 있어서, 복수의 회로패턴들이 실장된 인쇄회로기판 상에 상기 반도체 콜상소자의 중앙에 구비된 이미지센싱부가 노출되도록 개구부를 형성하는 공정과; 상기 개구부의 가

자리를 따라 기판 전극패드를 형성하는 공정과; 상기 개구부의 가장자리를 따라 이방 전도성 폴리머를 형성하는 공정과; 상기 이방 전도성 폴리머를 상기 인쇄회로기판의 기판 전극패드와 상기 반도체 콜상소자에 형성된 범프 사이에 개재시킨 상태에서 열압착하여 경화시키는 공정과 상기 인쇄회로기판의 개구부가 덮여지도록 상기 인쇄회로기판의 개구부 가장자리에 유리필터를 부착하는 공정과; 상기 반도체 콜상소자의 이미지센싱부 상부에 렌즈유닛을 장착하는 공정을 더 포함하여 이루어지는 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 48】

제 47 항에 있어서, 상기 이방 전도성 폴리머는 액상의 이방 전도성 접착제나 준 경화되어 일정 형상을 갖는 고상의 이방 전도성 필름으로 형성된 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 49】

제 47 항에 있어서, 상기 이방 전도성 폴리머는 열경화성 수지, 열경화성 수지 또는 열경화성과 열가소성이 조합된 수지를 주성분으로 하며, 균일하게 분포된 구형 또는 각형의 도전성 금속볼들이 함유된 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 50】

제 49 항에 있어서, 상기 도전성 금속볼들은 Au, Ni, Ag 또는 Cu 중에 선택된 하나의 재질로 형성된 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 51】

제 49 항에 있어서, 상기 도전성 금속볼들은 $0.5\mu\text{m}$ ~ $10\mu\text{m}$ 정도의 입자 크기로 형성된 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 52】

제 47 항에 있어서, 상기 이방 전도성 폴리머를 열압착하여 경화시키는 공정은 수십°C 200°C 정도의 온도로 열압착한 다음 수초~수분 동안 유지하여 경화시키는 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 53】

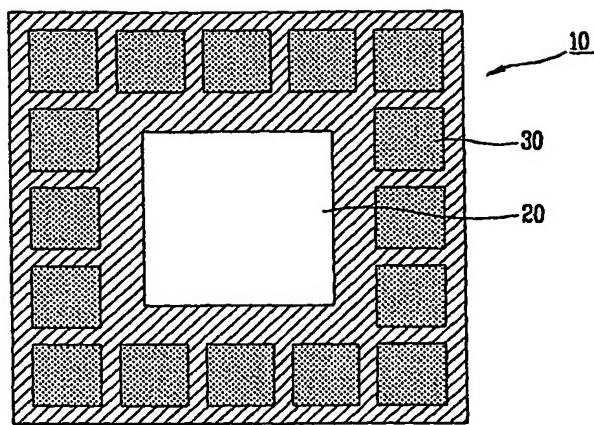
제 47 항에 있어서, 상기 이방 전도성 폴리머를 열압착하여 경화시킨 다음 상기 이방 전도성 폴리머를 재가열하여 재경화시키는 공정을 더 포함하여 이루어지는 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【청구항 54】

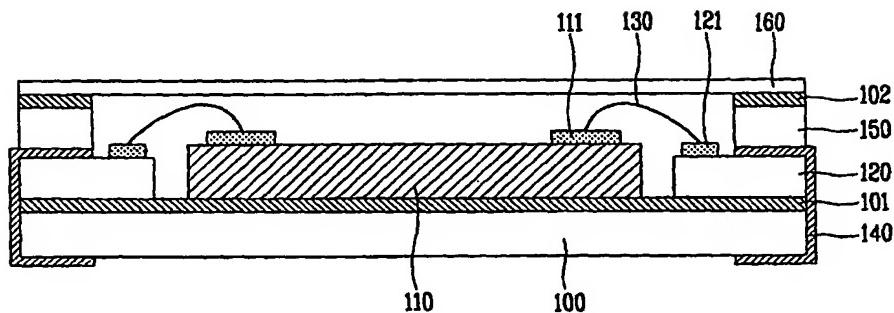
제 47 항에 있어서, 상기 인쇄회로기판의 개구부가 덮여지도록 상기 인쇄회로기판의 개구부 가장자리에 유리필터를 부착하는 공정은 불활성 기체 분위기에서 실시되는 것을 특징으로 하는 반도체 콜상소자의 패키지 제조방법.

【도면】

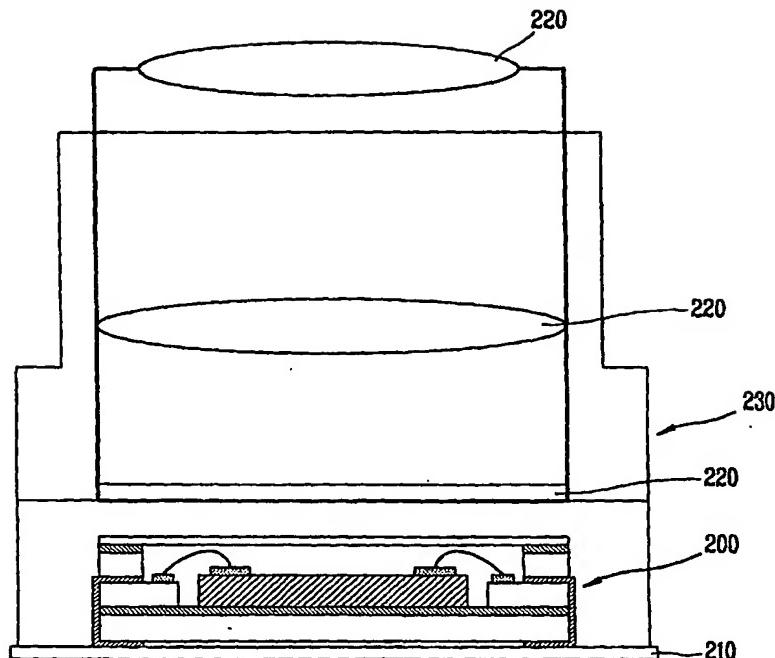
【도 1】



【도 2】



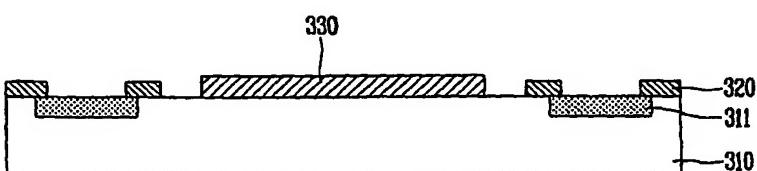
【도 3】



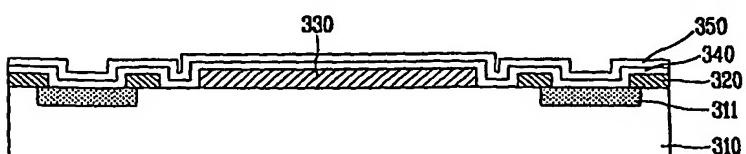
【도 4a】



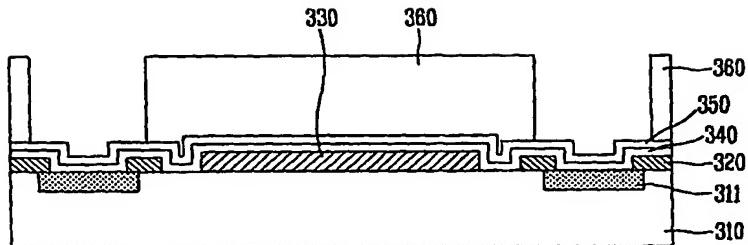
【도 4b】



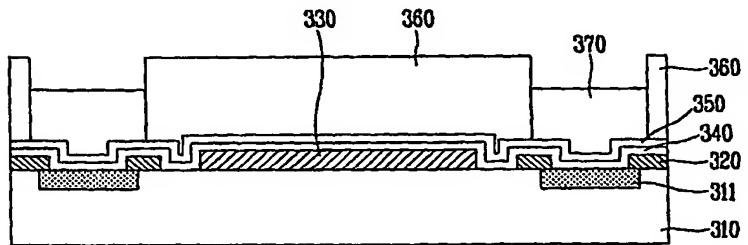
【도 4c】



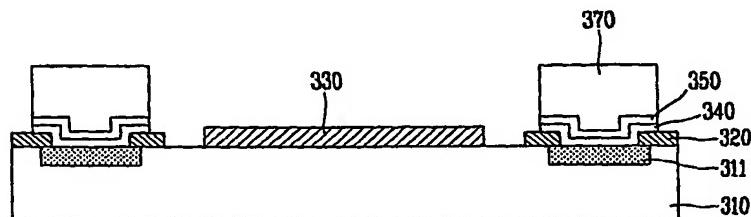
【도 4d】



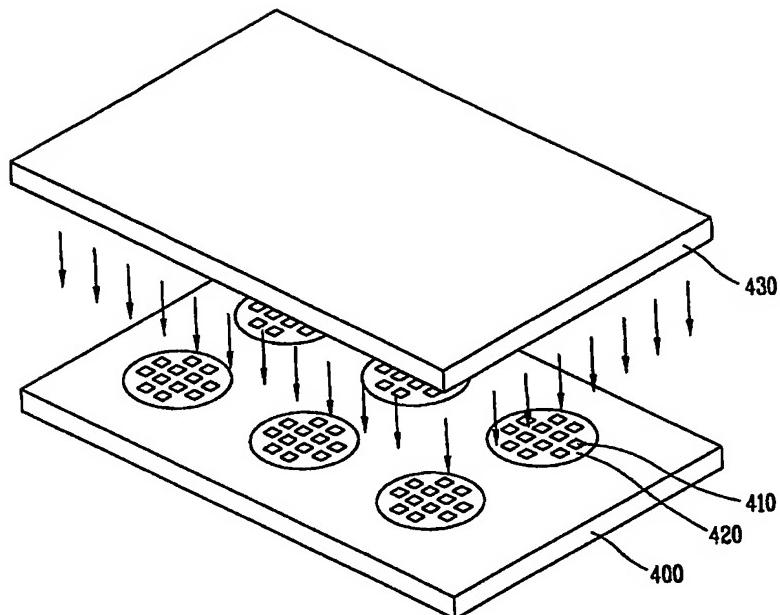
【도 4e】



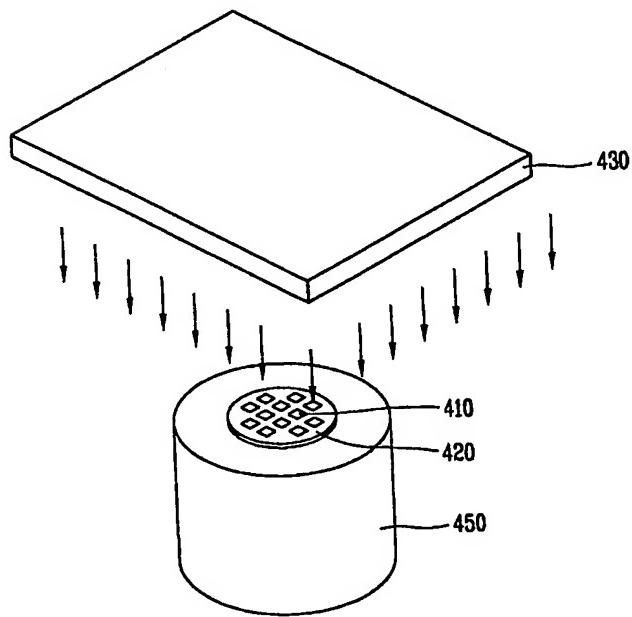
【도 4f】



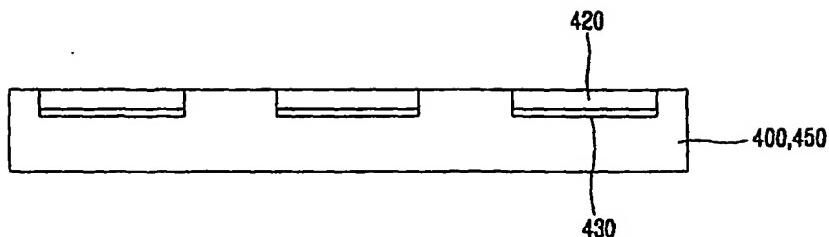
도 5a】



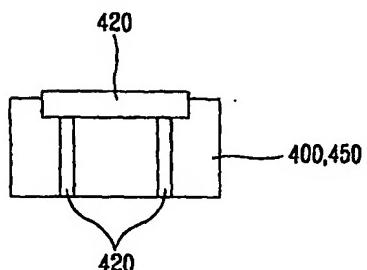
【도 5b】



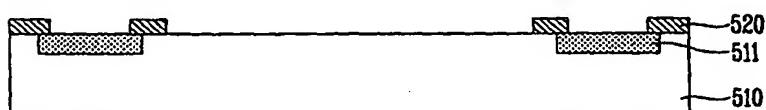
【도 6a】



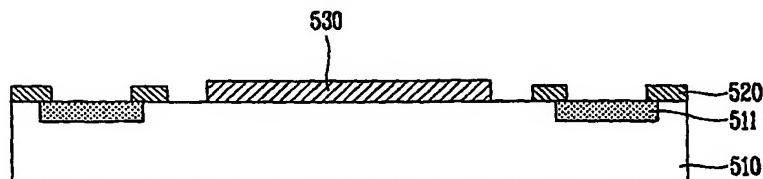
【도 6b】



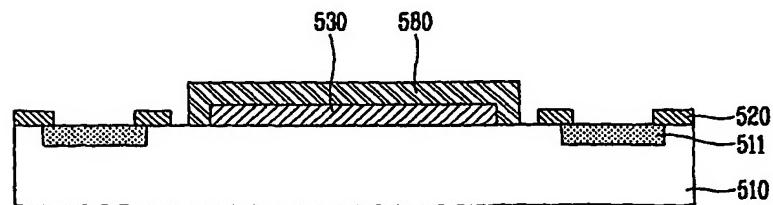
【도 7a】



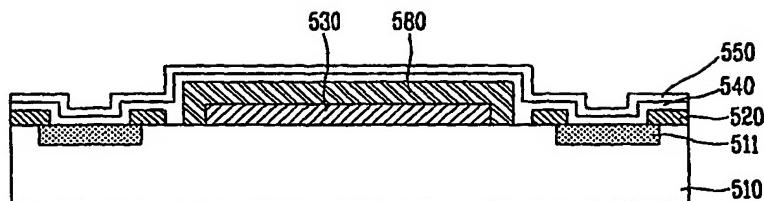
【도 7b】



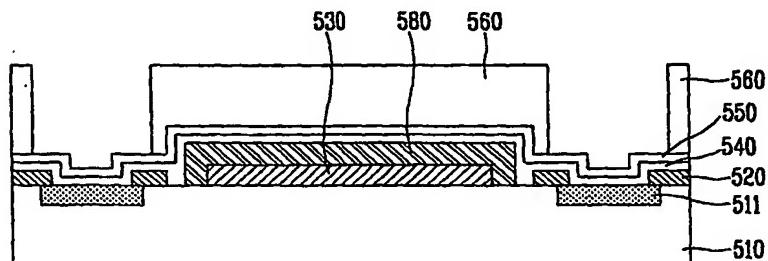
【도 7c】



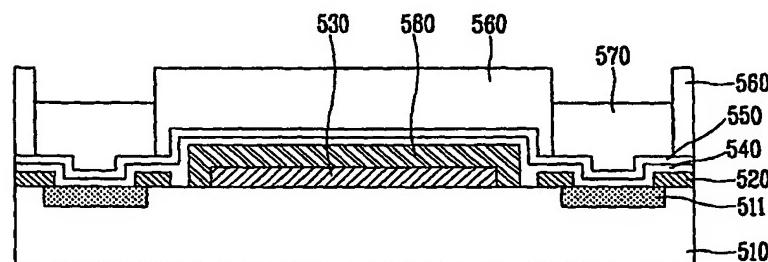
【도 7d】



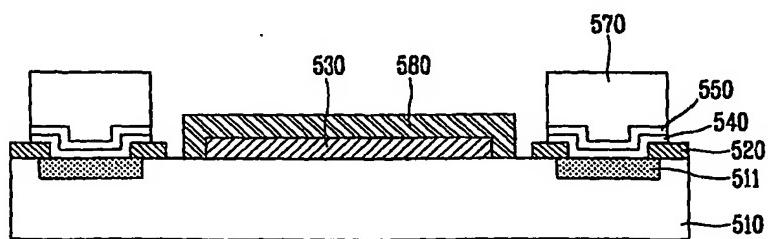
【도 7e】



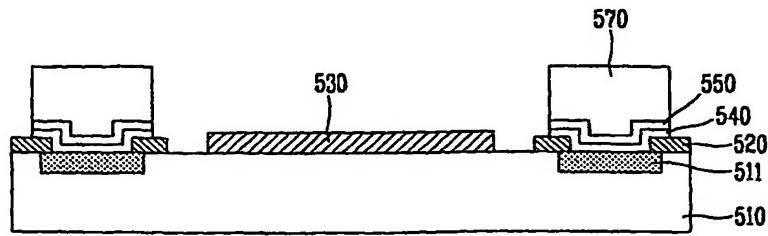
【도 7f】



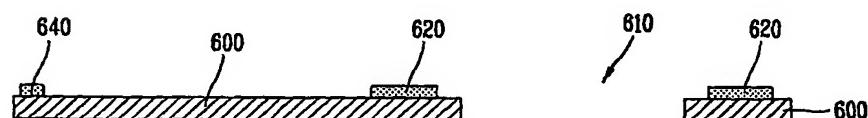
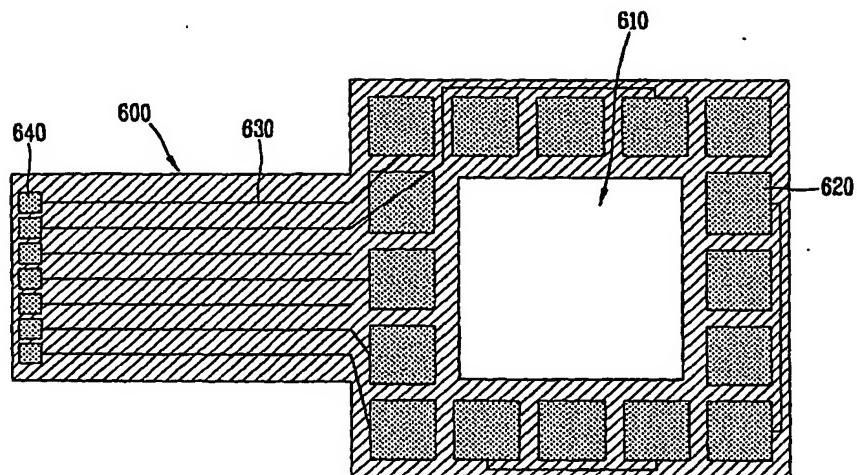
【도 7g】



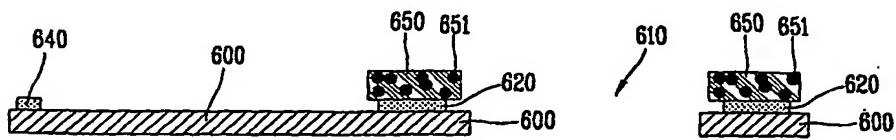
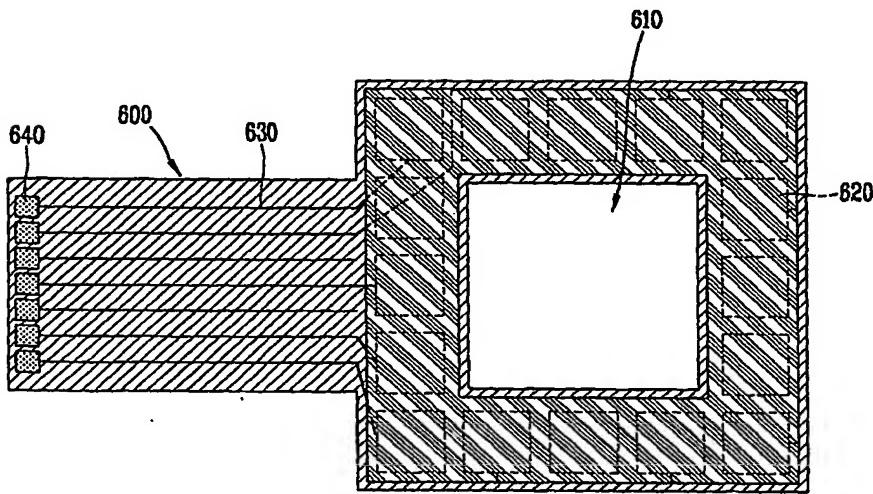
【도 7h】



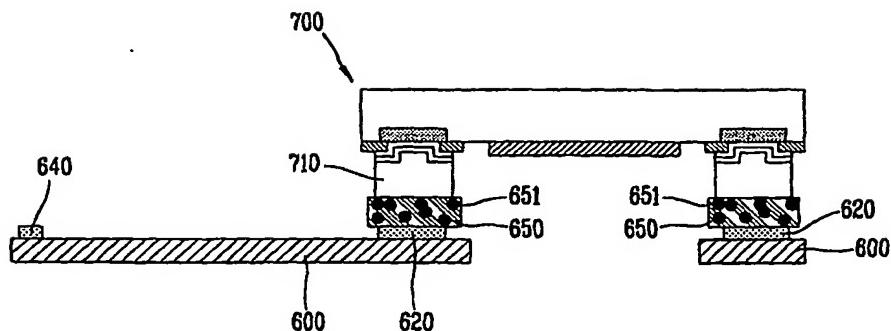
【도 8a】



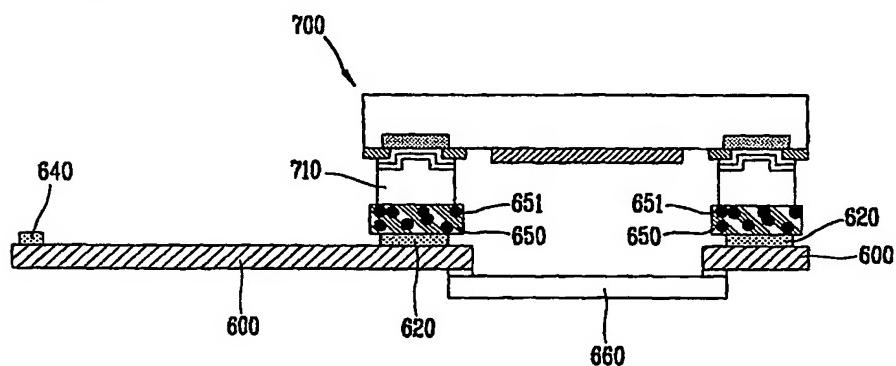
【도 8b】



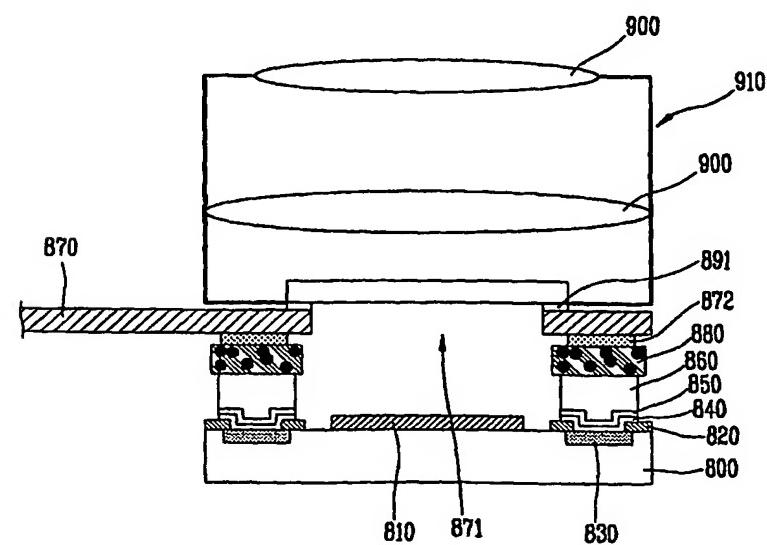
【도 8c】



【도 8d】



【도 9】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.